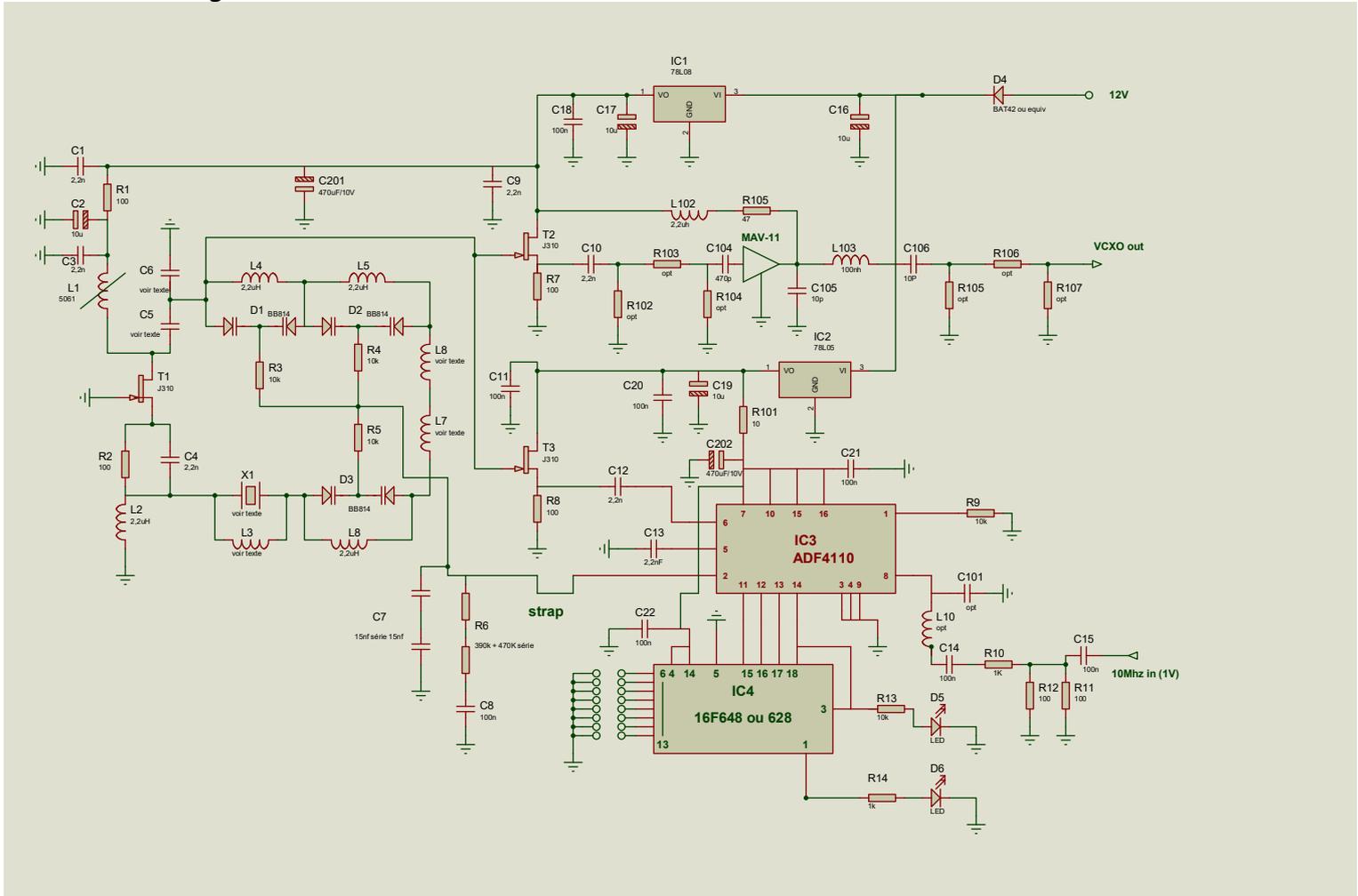


Reprise du CI d'origine DF9IC, F6DRO pour le faire rentrer dans un boîtier 72*35 mm.
Repris par F1JKY pour la partie réalisation industrielle.

Le schéma d'origine



Le 78L08 est remplacé par un 78M08.

Le 78L06 est remplacé par un 78L05A.

Les J310 sont remplacés par des SST310.

R102, 103, 104 permettent d'adapter le niveau de sortie, sinon remplacer R103 par une R0.

R105, 106, 107 ne sont pas montés.

Pour le reste lire tout ce qui est paru.

PLVCXO, valeurs de C5, C6 et L3 par F6CXO

QRG MHz	Pot 0,15µH	C5 pF	C6 pF	L3 µH
117	Pot 0,15µH	15	68	0,33
125,25	Pot 0,15µH	10	68	0,47
120	Pot 0,15µH	10	68	0,1
100	Pot 0,15µH	22	68	0,47
103,5	Pot 0,15µH	22	68	0,47
96	Pot 0,15µH	22	68	0,47
131,25	Pot 0,15µH	8	56	0,22
123	Pot 0,15µH	10	68	???

Pot 0,15µH sur ebay objet n° 200397387429

Un autre tableau est disponible sur la présentation de F6DRO

Remarque de F6ETU de l'influence du couple C5 et C6 sur le niveau de sortie.

Constaté également sur un de mes PLVCXO

18-févr-10

Quartz 106,5 origine inconnue C5 22 pF, C6 47pF

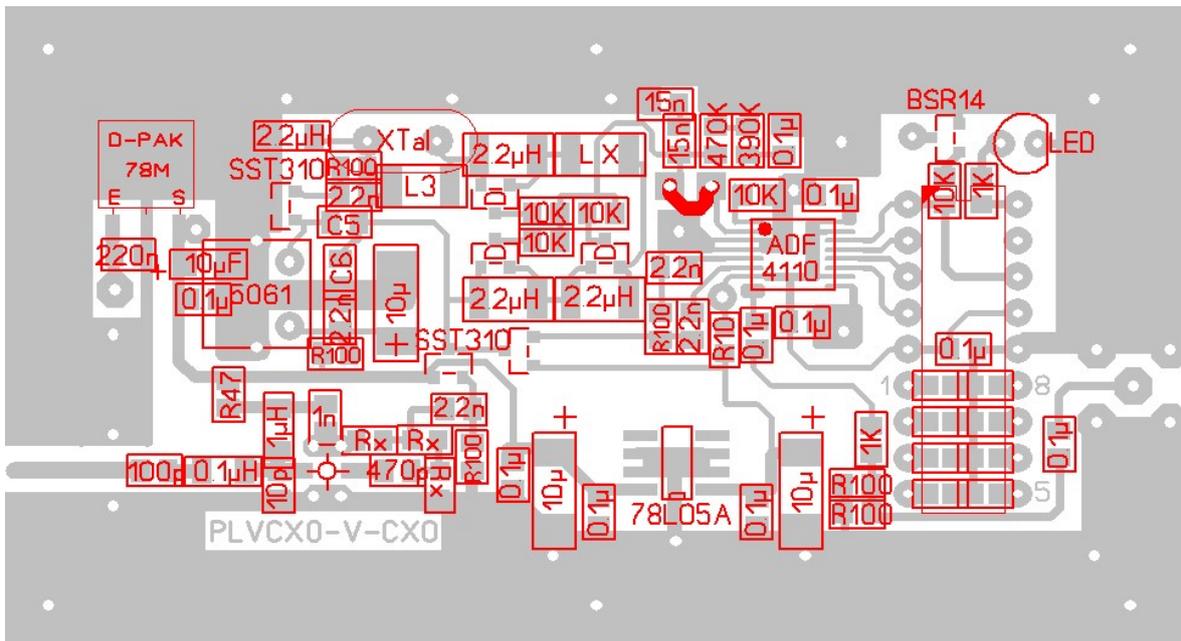
L3 0,47µH pot 5061.

C5	C6	R dBm
15	82	-10
18	68	-7
18	56	-5
22	56	-2,8
22	47	-1

PLVCXO new mini.

F6CXO février 2016

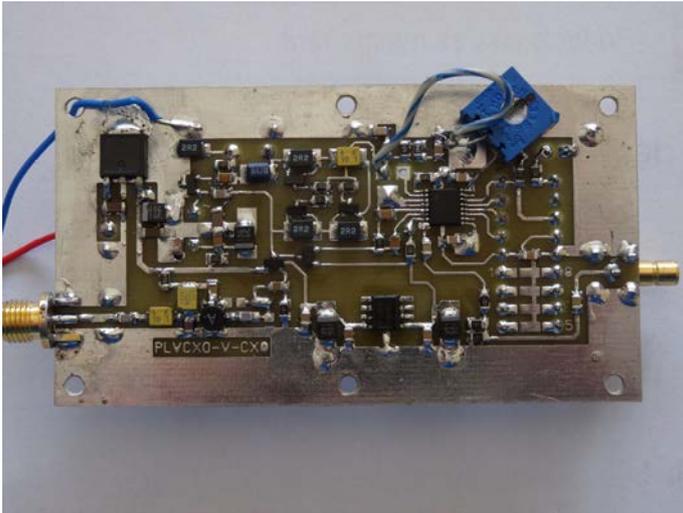
L'idée de départ a été de modifier le CI V F6DRO pour le diminuer et pouvoir l'intégrer dans un boîtier alu. Le schéma est inchangé, le codage du PIC se fait par des petits straps en soudure.



C'est câblé

Et en boite.

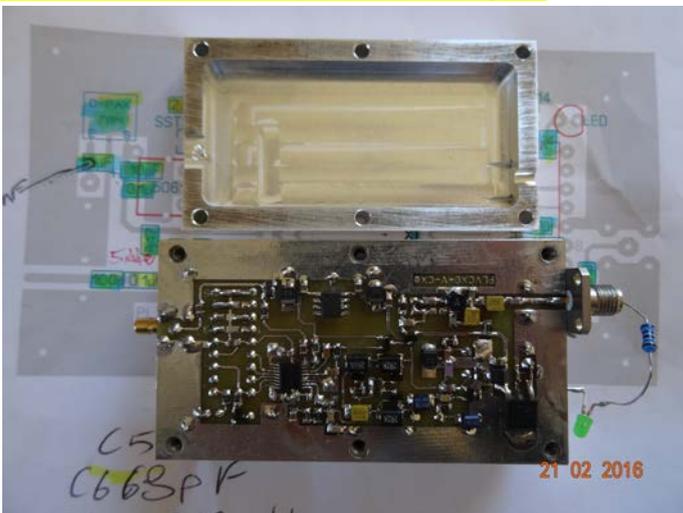
Sur cette photo, on voit la manière de régler l'accord et le delta de chaque côté de la fréquence. On met une R variable de 10 K entre 5V et la masse et on règle à 2.5V sur les varicaps. On vérifie de part et d'autre que la Delta F soit à peu près le même et mini 1 KHz.



Vue de l'intérieur On voit le codage des straps pour 121.5MHz

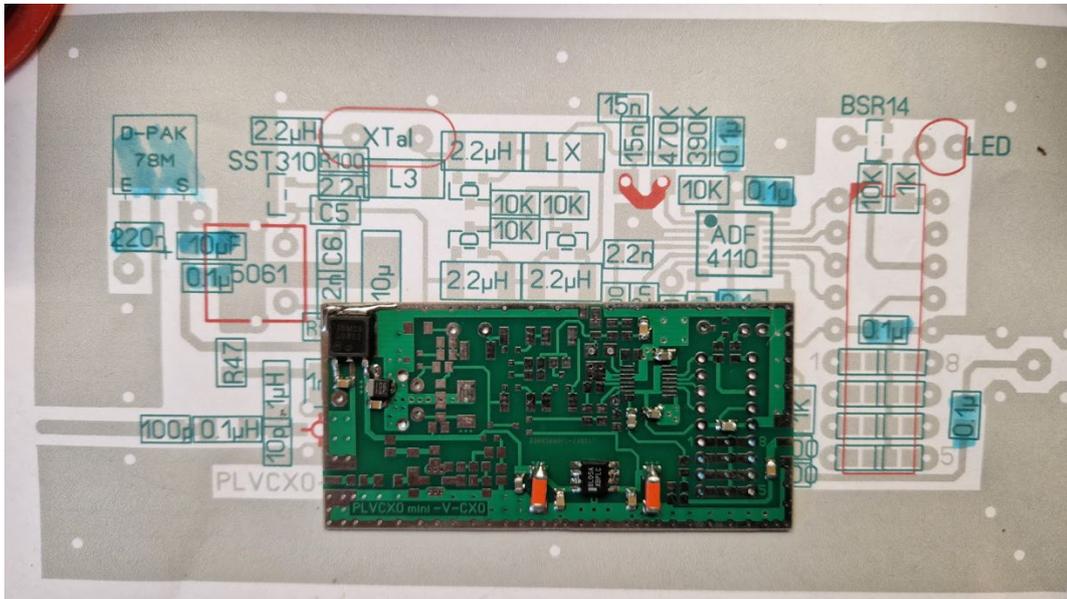
Vue de côté.

10100011 47088 432 384 46656 121.5000

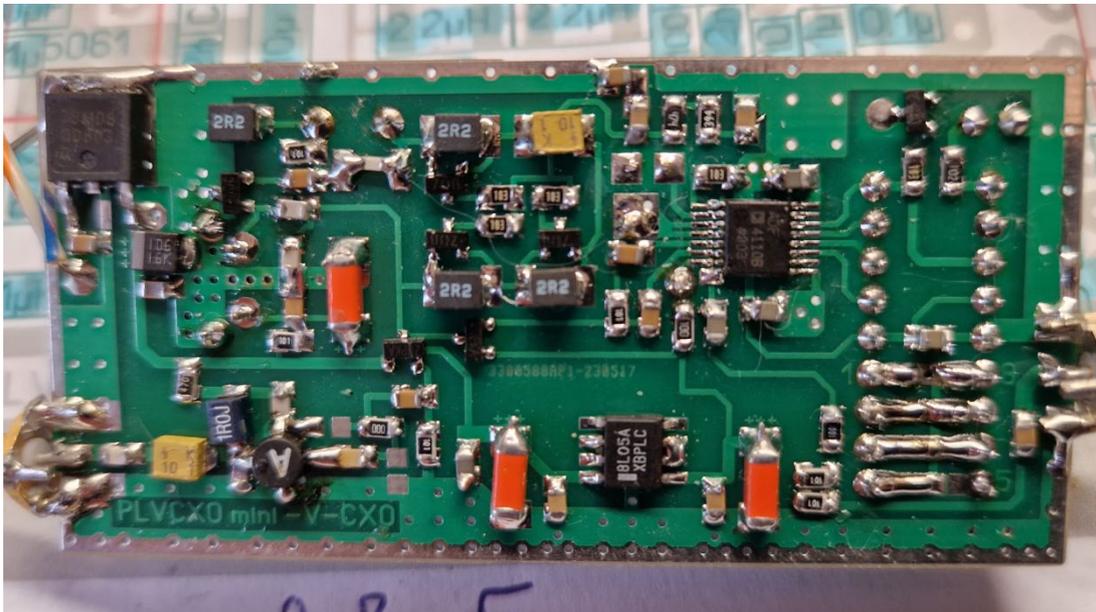


Merci à mon fraiseur pour cette belle boite. Reste à mesurer l'efficacité de la structure.

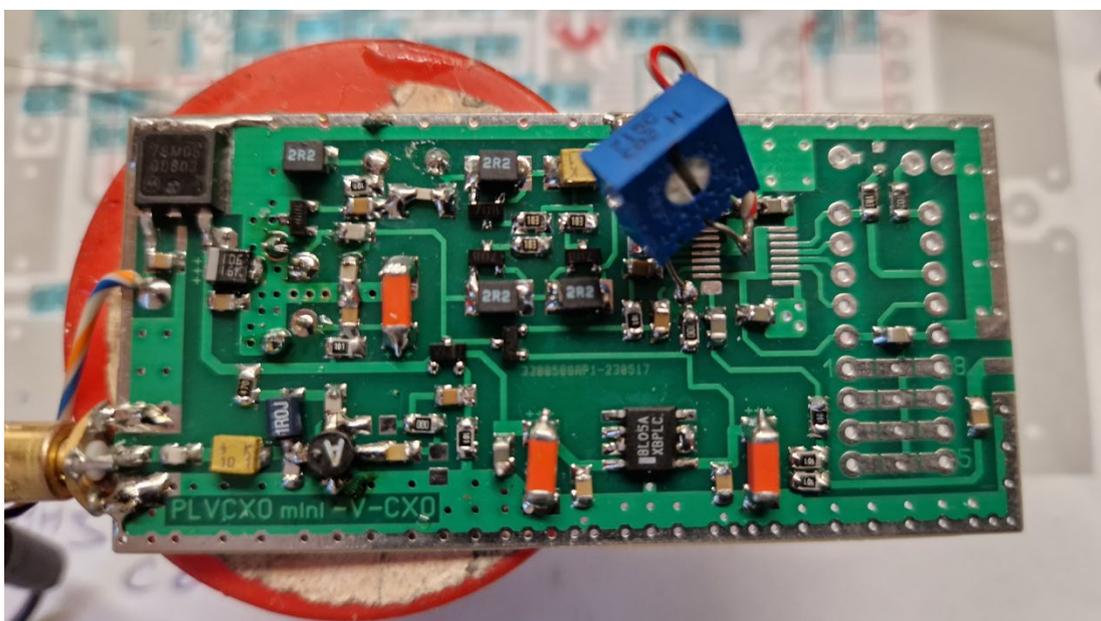
Alimentations câblées ; contrôler +8V et +5V.



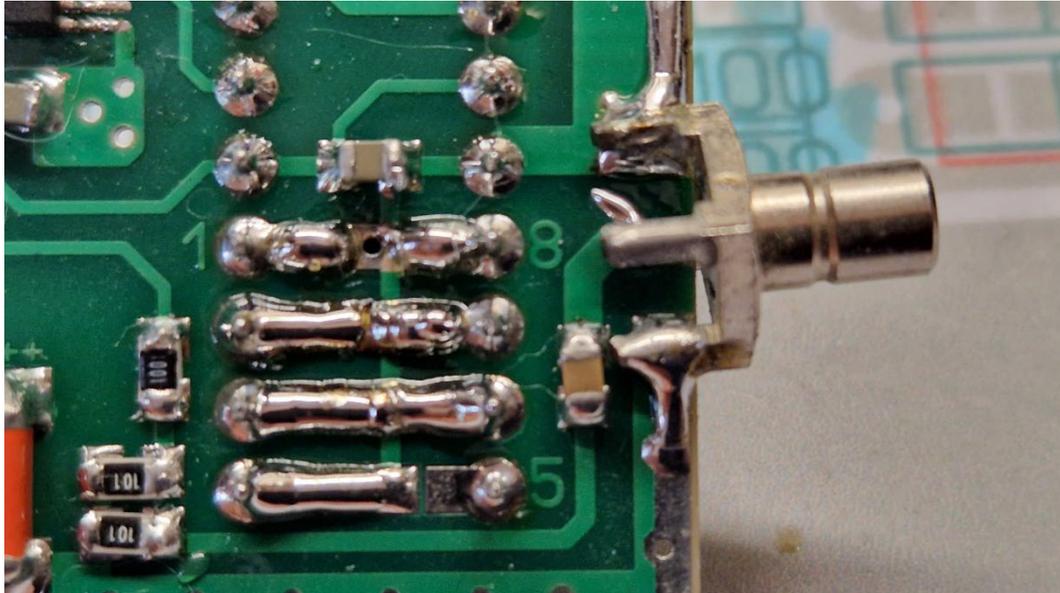
Tout câblé, ADF4110 monté à la tresse à dessouder



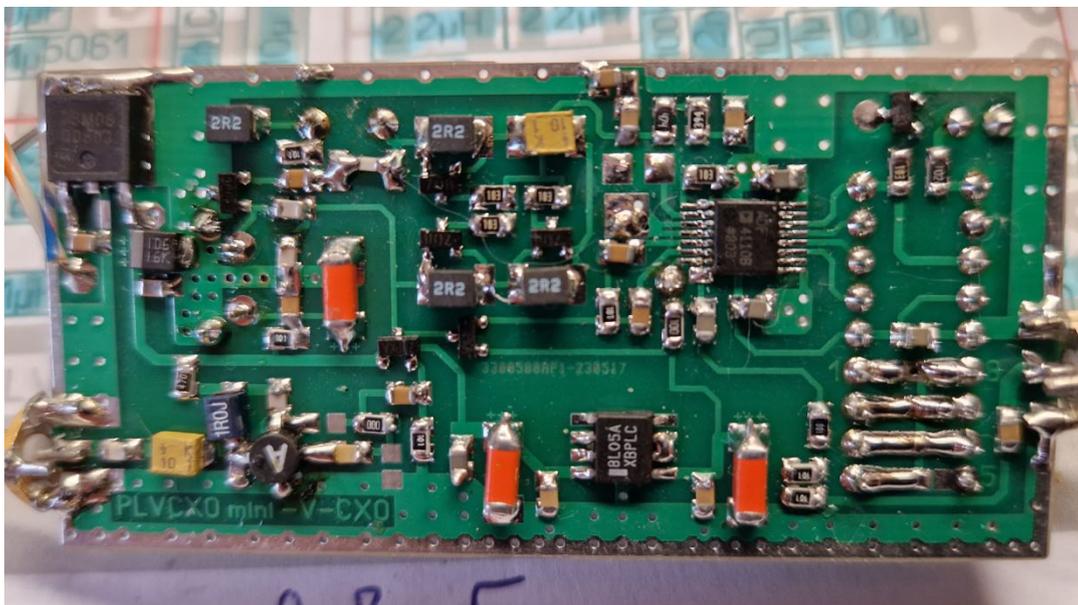
Réglage du 2.5V



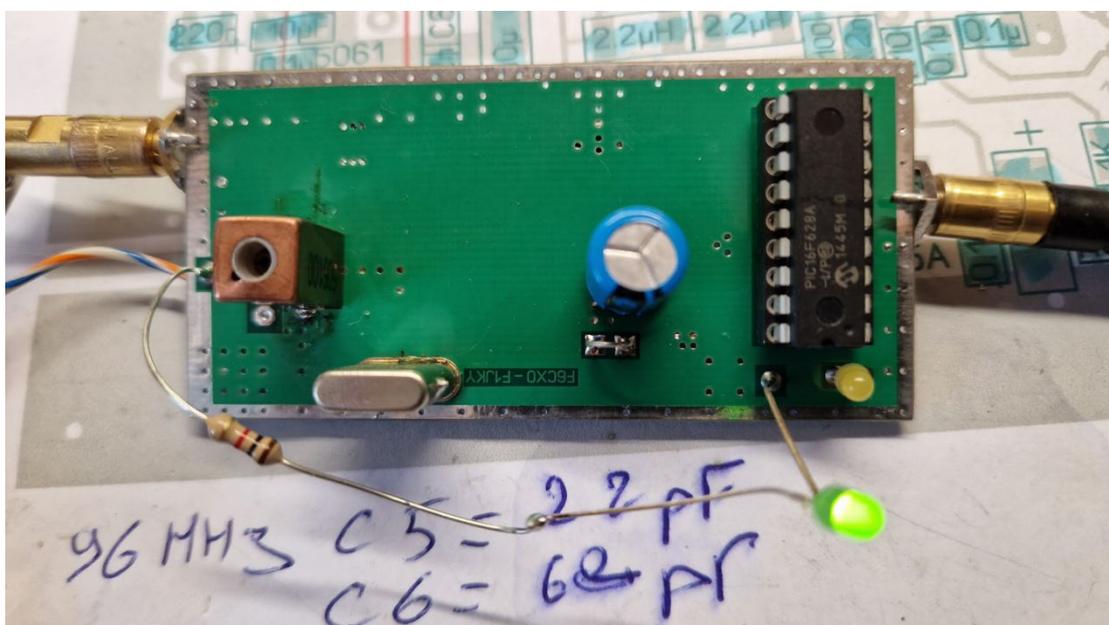
Codage 96,000 MHz



Prêt à brancher



La LED de verrouillage est OK



Vu sur le fichier de programmation du 16F628A

DIY K149-BC v141204 <DHS_4110.HEX>

File Programmer Options Help

ROM DATA

0000:	2801	0185	3007	009F	1303	1683	303A	0085
0008:	1303	1283	0186	3007	009F	1303	1683	30FF
0010:	0086	3000	0081	1303	1283	0806	00A0	3012
0018:	00A1	3001	008A	0820	2100	3E00	1903	2865e
0020:	00A2	3002	008A	0820	2200	00A3	3003	008A
0028:	0820	2300	00A7	3004	008A	0820	2400	00A8
0030:	3005	008A	0820	2500	00A9	3006	008A	0820
0038:	2600	00A4	3080	00A5	3092	00A6	1385	1305
0040:	1405	1005	0824	2079	0825	2079	0826	3E04	..\$y%y\$.
0048:	2079	1405	1005	0821	2079	0822	2079	0823	y..!y"y#
0050:	2079	1405	1005	0827	2079	0828	2079	0829	y..'y(y)
0058:	2079	1405	1005	0824	2079	0825	2079	0826	y..\$y%y\$
0060:	2079	1405	1005	0000	2863	1303	1683	3007	y...c...
0068:	0081	1303	1283	1505	2070	1105	2070	286Bp.pk
0070:	3007	00AA	0181	110B	1D0B	2874	0BAA	2872t.r

COM x Ready

Load Merge Program Verify CALIB

Refresh Save Read Blank Fuses

Chip Selector
16F628A

Cancel
10:54:12

FUSE Edit

WDT	Disabled	PWRTE	Enabled
BODEN	Disabled	LVP	Disabled
MCLRRE	Enabled	Oscillator	IRC10
Code Protect	Disabled		

ID FFFF

OK Cancel Default Help